

Spis treści

I Przygotowanie sterownika do pracy (wersja 2010)

- I-3 Zadanie „Tworzenie konfiguracji sprzętowej”
- I-4 Połączenie online ze sterownikiem
- I-5 Formatowanie karty pamięci w CPU 1500
- I-6 Przywracanie ustawień fabrycznych
- I-7 Tworzenie nowego projektu
- I-8 Tworzenie stacji poprzez wybór CPU z katalogu
- I-9 Kompatybilność wersji Firmware
- I-10 Właściwości CPU – nastawy ogólne
- I-11 Ustawienia interfejsu oraz zabezpieczeń w CPU
- I-12 Ustawianie adresu IP CPU 1500 z użyciem panelu frontowego
- I-13 Ładowanie projektu ze zmianą adresu IP
- I-14 Zadanie „Uruchomienie sterownika”
- I-15 Bajt systemowy - wzorce częstotliwości
- I-16 Zachowanie CPU w trybie STOP
- I-17 Zachowanie CPU przy załączeniu zasilania
- I-18 Przełączanie CPU z trybu RUN do STOP
- I-19 Czynności wykonywane przez sterownik
- I-20 Tworzenie bloku OB
- I-21 Podsumowanie rozdziału

II Biblioteki (wersja 2010)

- II-3 Zadanie „Tworzenie i użycie bibliotek”
- II-4 Obiekty biblioteczne
- II-5 Rodzaje bibliotek
- II-6 Tworzenie i otwieranie biblioteki globalnej
- II-7 Dodawanie elementu do biblioteki
- II-8 Umieszczanie elementu bibliotecznego w projekcie
- II-9 Przykładowa zawartość bloku pobranego z biblioteki do projektu
- II-10 Dodatkowe biblioteki
- II-11 Archiwizacja bibliotek
- II-12 Zadanie „Przenośnik taśmowy”
- II-13 Podsumowanie rozdziału

III Bloki danych i zmienne złożone (wersja 2010)

- III-3 Przykładowe zmienne złożone
- III-4 Bloki symboliczne i klasyczne
- III-5 Bloki symboliczne i klasyczne cd.
- III-6 Programowy dostęp do zmiennych w blokach danych
- III-7 Operacje na wartościach w bloku danych
- III-8 Operacje ONLINE na kilku blokach danych
- III-9 Podtrzymanie wartości w blokach danych
- III-10 Wgrywanie bloków bez utraty wartości zmiennych
- III-11 Konfiguracja rezerwacji pamięci
- III-12 Ćwiczenie „Podtrzymanie zmiennych w bloku danych”
- III-13 Pytania sprawdzające do ćwiczenia
- III-14 Tworzenie i wykorzystanie typów użytkownika
- III-15 Przykłady dostępu do zmiennych o typach użytkownika
- III-16 Zadanie – struktura parametrów
- III-17 Podsumowanie rozdziału

IV Funkcje i bloki funkcyjne (wersja 2010)

- IV-3 Różnice między blokami FC i FB
- IV-4 Zadanie – FB do sterowania napędów
- IV-5 Zadanie – Linia transportowa
- IV-6 Zmienne statyczne w bloku funkcyjnym
- IV-7 Bloki FB z parametrami - idea

-
- IV-8 Deklaracja parametrów formalnych bloku FB
 - IV-9 Monitorowanie wybranego wywołania funkcji
 - IV-10 Tworzenie bloków danych instancji
 - IV-11 Deklaracja układu czasowego w bloku danych instancji
 - IV-12 Zadanie – „Linia sortująca”
 - IV-13 Zadanie – „Sterowanie sortera”
 - IV-14 Zadanie – „Obsługa błędów w funkcji FC”
 - IV-15 Wystawianie wyjścia ENO
 - IV-16 Wystawianie wyjścia Ret_Val
 - IV-17 Podsumowanie rozdziału

V Rejestrator (wersja 2010)

- V-3 Zadanie „Rejestracja procesu ważenia”
- V-4 Okno rejestratora wartości procesowych
- V-5 Główne cechy rejestratora
- V-6 Konfiguracja rejestratora danych
- V-7 Ustawienia cyklu próbkowania oraz wielkości bufora
- V-8 Ustawienia wyzwalania
- V-9 Wyzwalanie zaawansowane
- V-10 Ładowanie i aktywacja nastaw rejestratora
- V-11 Analiza zarejestrowanych danych
- V-12 Pobranie zarejestrowanych danych do projektu
- V-13 Analiza *offline* zarejestrowanego przebiegu
- V-14 Eksport pobranych danych do pliku arkusza kalkulacyjnego
- V-15 Zadanie „Sterowanie procesem ważenia”

VI Obsługa wejść i wyjść analogowych (wersja 2010)

- VI-3 Zadanie „Woltomierz cyfrowy”
- VI-4 Pomiar wielkości analogowej
- VI-5 Zamiana wartości ciągłej na dyskretną
- VI-6 Dokładność przetwornika
- VI-7 Analogowe moduły wejściowe S7-1200 ogólnego przeznaczenia
- VI-8 Analogowe moduły wejściowe do pomiaru temperatury
- VI-9 Reprezentacja wartości dla wejść analogowych
- VI-10 Konfiguracja kanału na module wejść analogowych
- VI-11 Konfiguracja modułu wejść analogowych – czas całkowania
- VI-12 Wygładzanie mierzonej wartości
- VI-13 Wpływ konfiguracji na szybkość przetwarzania
- VI-14 Przeliczanie wartości surowej na jednostki standardowe
- VI-15 Rozkaz normalizacji
- VI-16 Rozkaz skalowania
- VI-17 Podłączenie czujnika do wejścia analogowego modułu S7-1200
- VI-18 Znaczenie różnicowego pomiaru napięcia
- VI-19 Podłączanie czujników prądowych dwu- i czteroprzewodowych
- VI-20 Zadanie – „Przeliczanie sygnałów z wagi”
- VI-21 Sterowanie wielkością analogową
- VI-22 Analogowe moduły wyjściowe
- VI-23 Konfiguracja modułu wyjść analogowych
- VI-24 Konfiguracja kanału wyjść analogowych
- VI-25 Reprezentacja wartości dla wyjść analogowych
- VI-26 Podłączenie elementu wykonawczego do wyjścia AQ modułu S7-1200
- VI-27 Zadanie – „Sterowanie wyjścia analogowego”
- VI-28 Zadanie – sterowanie prędkością napędu
- VI-29 Podsumowanie rozdziału

VII Zegar czasu rzeczywistego (wersja 2009)

- VII-3 Zadanie „Czynności synchronizowane zegarem”
- VII-4 Nastawianie zegara czasu rzeczywistego z programatora
- VII-5 Konfigurowanie zegara czasu rzeczywistego w CPU
- VII-6 Synchronizacja zegara CPU z serwerem czasu NTP
- VII-7 Typy danych przeznaczone do obsługi czasu

- VII-8 Odczyt i nastawianie zegara systemowego
- VII-9 Długi format daty i czasu - DTL
- VII-10 Konwersje typów DTL, Date i Time_Of_Day
- VII-11 Ważniejsze operacje na datach i czasie
- VII-12 Zadanie „Pomiar czasu trwania zdarzenia”
- VII-13 Podsumowanie rozdziału

VIII Mechanizm przerwania (wersja 2009)

- VIII-3 Przerwania podczas realizacji programu przez PLC
- VIII-4 Bloki organizacyjne – wywoływane zdarzeniowo
- VIII-5 Bloki organizacyjne diagnostyczne
- VIII-6 Jednopoziomowy i wielopoziomowy tryb obsługi przerwania
- VIII-7 Przerwania sprzętowe - *Hardware interrupts*
- VIII-8 Tworzenie bloku obsługi przerwania
- VIII-9 Lista zdarzeń wyzwalających wybrany blok OB
- VIII-10 Zadanie – „Wykorzystanie mechanizmu przerwania”
- VIII-11 Zasada działania separatora opartego na przerwaniach
- VIII-12 Przerwania opóźnione - *Time delayed interrupts*
- VIII-13 Instrukcja inicjowania przerwania opóźnionego
- VIII-14 Przerwania cykliczne – *Cyclic interrupts*
- VIII-15 Zadanie „Precyzyjny generator przebiegów”
- VIII-16 Konfiguracja przerwania cyklicznych
- VIII-17 Podsumowanie rozdziału

IX Diagnostyka układu sterowania (wersja 2010)

- IX-3 Rodzaje błędów
- IX-4 Problemy podczas uruchamiania systemu automatyki
- IX-5 Problemy podczas eksploatacji systemu automatyki
- IX-6 Testowanie zadajników w trybie STOP
- IX-7 Testowanie urządzeń wykonawczych w trybie STOP
- IX-8 Tryb forsowania
- IX-9 Diody LED na CPU (powtórzone na panelu Online)
- IX-10 Wywołanie narzędzi diagnostyki CPU
- IX-11 Bufor diagnostyczny
- IX-12 Diagnostyka z użyciem panelu frontowego
- IX-13 Ćwiczenie „Przykład błędu programowego”
- IX-14 Stos wywołań podprogramów
- IX-15 Reakcja na błąd programowy – blok OB121
- IX-16 Lista referencyjna w dolnym panelu dla pojedynczego obiektu
- IX-17 Pełna lista referencyjna dla zmiennych
- IX-18 Filtrowanie listy referencyjnej
- IX-19 Analiza nakładania się adresów
- IX-20 Lista referencyjna dla funkcji
- IX-21 Określenie maksymalnego czasu realizacji cyklu programu
- IX-22 Monitorowanie rzeczywistego czasu realizacji cyklu programu
- IX-23 Błąd czasu w CPU
- IX-24 Ćwiczenie „Przekraczanie dopuszczalnego czasu realizacji programu”
- IX-25 Przerwania diagnostyczne – *Diagnostic error interrupts*
- IX-26 Przykłady konfiguracji przerwania diagnostycznych
- IX-27 Część deklaracyjna bloku OB82 – informacja o zdarzeniu
- IX-28 Zadanie „Diagnostyka wyjścia analogowego”
- IX-29 Diagnostyka modułów
- IX-30 Narzędzie diagnostyki modułu
- IX-31 Ważniejsze ikony stanu CPU oraz modułów
- IX-32 Zadanie – „Diagnostyka linii sortującej”
- IX-33 Podsumowanie

X Tablice i bloki tablicowe (wersja 2009)

- X-3 Zadanie „Rejestracja serii wyników pomiaru”
- X-4 Deklaracja tablicy i dostęp do elementów

X-5	Deklaracja tablicy w bloku danych
X-6	Zapis wartości do komórki tablicy
X-7	Odczyt wartości z komórki tablicy do zmiennej
X-8	Błędy podczas operacji na tablicach
X-9	Kopiowanie tablicy
X-10	Wypełnienie fragmentu tablicy tą samą wartością – operacja FILL_BLK
X-11	Kopiowanie fragmentu tablicy do innej tablicy – operacja MOVE_BLK
X-12	Przesuwanie fragmentu w obrębie jednej tablicy
X-13	Rozwiązanie zadania – możliwe podejścia
X-14	Rozwiązanie zadania – przykładowe realizacje
X-15	Parametry tablicowe o zmiennej długości
X-16	Zadanie „Uniwersalny blok do rejestracji danych”
X-17	Podsumowanie rozdziału

XI Operacje na grupach bitów (wersja 2009)

XI-3	Zadanie „Konwersja grupy bitowej na tablicę bitową”
XI-4	Nakładkowanie zmiennych – zasady ogólne
XI-5	Tworzenie bloku wykorzystującego nakładkowanie zmiennych
XI-6	Tworzenie zmiennych nakładkowanych
XI-7	Zmiana kolejności bajtów
XI-8	Rotacja zmiennej wielobitowej
XI-9	„Slicing” – dostęp do składowej zmiennej złożonej
XI-10	Zadanie „Wielokanałowy wykrywacz zbocza”
XI-11	Iloczyn
XI-12	Suma logiczna
XI-13	XOR
XI-14	Negacja bitów
XI-15	Przesunięcie zmiennej wielobitowej w prawo
XI-16	Przesunięcie zmiennej wielobitowej w lewo
XI-17	Podsumowanie rozdziału

XII Serwer WWW wbudowany w CPU (wersja 2009)

XII-3	Zadanie „Aktywacja serwera WWW”
XII-4	Włączenie serwera WWW w oknie <i>Device configuration</i>
XII-5	Konfiguracja uprawnień użytkowników w CPU FW 4
XII-6	Konfiguracja uprawnień użytkowników – cd.
XII-7	Dostęp do PLC przez przeglądarkę HTML
XII-8	Informacje podstawowe: nazwa, typ, tryb pracy
XII-9	Bufor diagnostyczny
XII-10	Status CPU oraz modułów
XII-11	Monitorowanie i modyfikacja zmiennych
XII-12	Dostęp do tablic monitorujących przez WWW
XII-13	Ćwiczenie „Archiwizacja projektu”
XII-14	Tworzenie kopii i odtwarzanie pamięci sterownika poprzez WWW
XII-15	Podsumowanie rozdziału

XIII Pamięć CPU (wersja 2009)

XIII-3	Rodzaje i funkcje pamięci sterownika S7-1200
XIII-4	Rodzaje i funkcje pamięci sterownika S7-1500
XIII-5	Zachowanie pamięci sterownika w różnych sytuacjach
XIII-6	Karty pamięci SIMATIC MC
XIII-7	Przygotowanie karty programowej
XIII-8	Przygotowanie karty transferowej – tylko S7-1200
XIII-9	Ilość pamięci wymagana dla poszczególnych bloków w projekcie
XIII-10	Rzeczywista zajętość pamięci w CPU
XIII-11	Zajętość pamięci w CPU 1500
XIII-12	Aktualizacja systemu operacyjnego <i>firmware</i>
XIII-13	Podsumowanie

XIV Zabezpieczenia (wersja 2009)

- XIV-3 Poziomy ochrony projektu
- XIV-4 Zabezpieczanie bloku programowego
- XIV-5 Związanie bloku programowego z CPU lub kartą pamięci
- XIV-6 Zdejmowanie lub zmiana zabezpieczenia
- XIV-7 Zabezpieczanie CPU 1500 oraz 1200 V4 w *Device configuration*
- XIV-8 Zabezpieczenie przed skopiowaniem projektu na kartę pamięci
- XIV-9 Zabezpieczenie panelu operatora CPU 1500
- XIV-10 Ćwiczenie „Zabezpieczenia projektu”
- XIV-11 Podsumowanie rozdziału